



Kurzübersicht über die angebotenen Tutorien

Tutorial	Inhalt
1	ESD-Messungen – von (ganz) einfach bis (ganz schön) schwer <i>F. zur Nieden – Infineon Technologies AG, R. Pfeifle – Wolfgang Warmbier GmbH & Co. KG, W. Stadler – Gärtner & Stadler ESD Consulting GmbH & Co. KG</i> Dieses interaktive Seminar beleuchtet theoretisch und praktisch verschiedene typische ESD-Messmethoden, die zur Qualifizierung und Verifikation von ESD-Kontrollelementen und -konzepten sowie zur Prozessbewertung eingesetzt werden. Neben dem grundsätzlichen Vorgehen bei den Messungen werden auch die Probleme und Beschränkungen der Messverfahren sowie die Verifikation der Messaufbauten diskutiert. Messverfahren, die in diesem Tutorial diskutiert werden, sind unter anderem: • Widerstandsmessungen, einschließlich Messung des Kontaktwiderstandes • Messung von elektrostatischen Feldern und Oberflächenspannungen • Messung von Ladungen, Aufladungen und Entladezeiten (zum Beispiel Körperspannung), Messung von Ionisiergeräten • Detektion von ESD-Ereignissen mit Antennen • Messung von Entladeströmen • Sondermessungen wie zum Beispiel Energietest für Beutel, Handschuhtest, usw. Die Teilnehmer sind eingeladen, ihre eigenen Erfahrungen mit diesen Messtechniken einzubringen und die Messungen selbst durchzuführen.



Tutorial	Inhalt
2	Electrical Overstress (EOS) und Electrically-Induced Physical Damage (EIPD) sowie Methoden für ihre Ursachenfindung in Fehleranalyse und Fehleranamnese <i>P. Jacob – Jacob Engineering, K. Esmark – Infineon Technologies AG</i> In der Einführung werden die Begriffe Electrical Overstress (EOS) und Electrical Induced Physical Damage (EIPD) voneinander abgegrenzt und auf deren Relevanz für die Halbleiterindustrie eingegangen. Der Hauptteil befasst sich mit EOS/EIPD-Ausfällen. Dazu gehört eine Einführung in die gängigen Fehleranalysemethoden auf Bauteilebene. Dadurch lassen sich Fehlersignaturen ermitteln, jedoch noch keine Ausfallursache (sog. „Root Cause“). Dies ist erst in der Kombination mit der Fehleranamnese möglich, deren wesentliche Eckpunkte und Methoden ebenfalls behandelt werden. Da die Fehlermechanismen auf Bauteilebene bei EOS/EIPD häufig Überspannungsereignissen oder thermischen Überlastungen zuzuordnen sind, wird auch auf die schaltungstechnischen und layoutbedingten Ursachen und Kritikalitäten solcher Fälle auf Leiterplatten- und Systemebene eingegangen. Ziel ist es, Schaltungsentwickler, Designer von Leiterplatten und Systementwickler für das Thema zu sensibilisieren und Fehler präventiv möglichst schon durch ein entsprechendes Design zu vermeiden. Qualitätsfachleuten und Betreuern von Kundenretouren werden durch die Fehleranamnese Methoden an die Hand gegeben, um zwischen Bauteile-Fertigungsfehlern und ausfallverursachenden Schwachstellen auf der Systemebene zu unterscheiden und 8D-Prozesse mit aussagekräftigen Ergebnissen abzuschließen. Basierend auf dem Rotband des VDA zum Thema „EOS/EIPD“ geht es im letzten Teil des Tutorials darum, eine Methodik aufzuzeigen, wie bei einem potenziellen EOS-Ausfall entlang der Wertschöpfungskette „Halbleiterhersteller/Tier/OEM“ zusammengearbeitet werden sollte, um sowohl effizient als auch zielgerichtet in der Ursachenforschung zu sein. <u>Inhaltsübersicht:</u> • Einführung in EOS und EIPD • Einführung in die Methoden der Fehleranalyse auf Bauteilebene • Einführung in die Fehleranamnese • Typische Ursachen von Überspannungen und thermischen Überlastungen • Behandlung von Halbleiterbauelementen, die Anzeichen einer elektrischen Überlastung aufweisen, in Zusammenarbeit entlang der Lieferkette